



# D215 数据手册

国产自主 RISC-V

Version 1.0

Dec.22, 2023

## 修订记录

版本	日期	章节	修订说明
V1.0	2023-12-22	-	初版

ArtInChip

## 版权声明

本文档是匠芯创科技（“ArtInChip”）的原创作品，匠芯创科技拥有该文档的全部版权。全部或部分复制必须获得匠芯创科技的书面批准，并向版权所有人明确确认。凡侵犯本公司版权等知识产权的，本公司将保留依法追究其法律责任的权利。

在法律允许的范围内，在此声明：使用前请仔细阅读合同条款和条件以及相关说明，并严格遵守本文档中的说明。匠芯创科技不对不当行为的后果（包括但不限于过电压、超频或温度过高）承担任何责任。

匠芯创科技提供的信息仅作为参考或典型应用，本文档中的所有声明、信息和建议不构成任何明示或暗示的担保。匠芯创科技保留随时更改电路设计和/或规格的权利，恕不另行通知。

客户应全权负责获得实施解决方案/产品可能需要的第三方许可，匠芯创科技不承担任何与第三方许可相关的许可费或特许权使用费。对于任何要求的第三方许可证所涵盖的事项，匠芯创科技不承担任何保证、赔偿或其他义务。

凡以任何方式直接或间接使用本文档资料者，视为自愿接受本文档声明的约束。

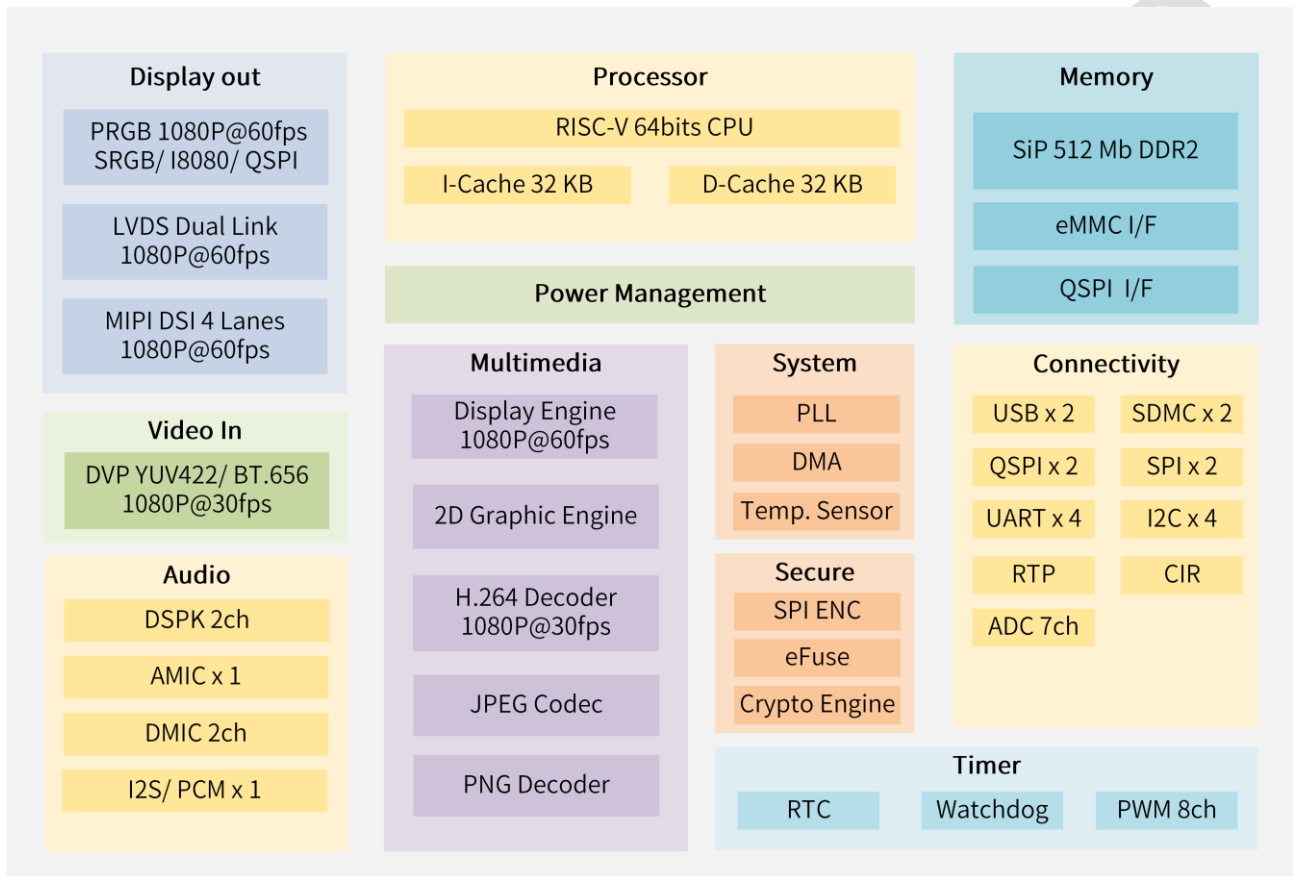
ArtInChip

## 目录

1. 简介.....	4
2. 功能特性.....	5
3. 产品信息.....	8
4. 电气特性.....	9
4.1. 运行条件.....	9
4.1.1. 最大极限值.....	9
4.1.2. 建议运行条件.....	9
4.2. RTC 供电.....	9
4.3. 上下电时序及复位.....	9
4.3.1. 上下电时序.....	9
4.3.2. 复位源.....	10
4.4. 内置LDO 电气特性.....	10
4.4.1. LDO30.....	10
4.4.2. LDO25.....	10
4.4.3. LD01x.....	10
4.5. 时钟.....	10
4.5.1. 外部时钟源.....	10
4.6. IO 电气特性.....	11
4.6.1. IO DC 特性.....	11
4.6.2. IO AC 特性.....	11
5. 封装信息.....	12
5.1. 引脚分布.....	12
5.1.1. D215BB QFN88.....	12
5.1.2. D215DB QFN100.....	13
5.2. 引脚属性.....	14
5.2.1. D215BB QFN88.....	14
5.2.2. D215DB QFN100.....	16
5.3. 引脚复用.....	19
5.3.1. D215BB QFN88 封装引脚说明.....	19
5.3.2. D215DB QFN100 封装引脚说明.....	22
5.4. 引脚描述.....	25
5.5. 封装尺寸.....	28
5.5.1. D215BB QFN88.....	28
5.5.2. D215DB QFN100.....	29

# 1. 简介

D215 是一款高度集成 USB2.0 的国产显示控制 SOC，具有强大的 2D 图形加速，支持水平和垂直翻转，90/180/270 度旋转，全高清 JPEG/H.264 解码引擎，多图层叠加。芯片同时配备了丰富的显示与音频接口，专有的动态数据平衡与低延迟技术，支持 Windows、MacOS、Ubuntu、Andriod 等多种操作系统，广泛应用于便携扩展屏、机箱副屏、键盘屏、签批屏等产品。



## 2. 功能特性

- CPU 内核
  - 单核 C906, RV64IMAFDC 指令架构, 600 MHz@1.2V
  - 一级指令缓存 32KB, 一级数据缓存 32KB
  - 单精度/双精度浮点单元
  - Sv39 内存管理模式和物理内存保护 (PMP)
  - 核内中断 (CLINT) 和中断控制器 (PLIC)
- 系统启动
  - 默认按 SD Card(SDMC1)→ NAND(QSPI0)→ NOR(QSPI0)→ eMMC(SDMC0)顺序扫描启动
  - 可通过烧写 eFuse 改变并固定启动介质
  - 支持 USB 烧录升级、SD Card(SDMC1) 强制升级
- 系统安全
  - 支持数字签名安全启动方式
  - 安全算法加速引擎 (Crypto Engine, CE), 支持 AES/TDES/RSA 加解密算法及 SHA/HMAC 摘要算法
  - SPI 总线加密模块 (SPI ENC), 支持 SPI NAND/SPI NOR 在线加解密
  - 内置 eFuse 一次性可编程存储器 2048 bits, 其中 512 bits 供客户自定义使用, 具有独立 CHIPID, 支持 SSK/HUK/PNK/PSK0/PSK1/PSK2/PSK3 等 CE 安全密钥功能, 支持设置禁止读写
  - 内置 256 bits TRNG 产生器
- 片内存储
  - 32 KB BROM
  - 96 KB SRAM
  - 512 Mb DDR2, 16-bit 位宽, 最高频率 504MHz, 支持展频
- 存储接口
  - QSPI 支持 SPI NAND Flash / SPI NOR Flash
    - 支持单/双/四数据线
    - 支持最大速率 SDR 100MHz
  - eMMC 4.41/SD 3.01/SDIO 3.0, 总共三套
    - eMMC 4 数据线, 支持 SDR25/SDR50/DDR50 模式
    - SD 卡, 支持 SDR25/SDR50 模式
    - 支持最大速率 DDR 50MHz, 仅支持 3.3V IO 电压
- 图像引擎
  - DE 显示引擎:
    - 支持一个 UI 图层, 一个 VI 图层, 最高性能 1080P@60fps
    - 支持 VI 图层 1/31.999x ~ 32x 缩放
    - 支持抖动
    - 支持 OSD 菜单功能

- GE 图像引擎：
  - 支持 2D 图形加速，最大性能 1080P@60fps
  - 支持水平和垂直翻转，90/ 180/ 270 度旋转
  - 支持 RGB 格式任意角度旋转和不同扫描顺序
  - 支持 1/16x ~ 16x 缩放，采用 6x4 taps 16 phases 滤波算法
- VE 视频编解码：
  - H.264/ AVC 解码器，最高性能 1080P@30fps
  - MJPEG 基线解码器，最高性能 1080P@60fps
  - PNG 解码器，最高性能 1080P@15fps
  - JPEG 编码器，最高性能 1080P@60fps
- 显示接口
  - 支持 24-bit 并口 RGB，最高性能 1080P@60fps
  - 支持单 Link / 双 Link LVDS，接口速率最高 700Mbps，最高性能 1080P@60fps
  - 支持 MIPI DSI 1/2/4 LANE，接口速率最高 1Gbps，最高性能 1080P@60fps
  - 支持 SRGB/I8080/QSPI 屏接口，IO 速率最高 200MHz
  - 支持 DVP 8-bit 输入，像素时钟最高 150 MHz，最高性能 1080P@30fps
  - 支持展频功能
- 音频接口
  - 一路 Audio ADC ( AMIC )
  - 一路数字麦克风 (DMIC) 接口输入，支持左右声道两通道输入
  - 一路 I2S，支持输入输出，支持 I2S/ PCM/ TDM 模式
  - 两路数字 PWM 输出 (DSPK)，支持两路单端输出左右声道，支持一路差分输出单声道
- 通用接口
  - 两路 USB2.0，USB0 可配置为 DEVICE/ HOST，USB1 为 HOST
  - 两路 QSPI，支持单/ 双/ 四数据线，可配置为 Master
  - 两路 SPI，支持 SPI 标准接口，可配置为 Master
  - 四路 UART，支持 2 线/3 线/4 线接口，兼容工业标准 16550，波特率最高 5Mbps
  - 四路 I2C，支持 7 bits 和 10 bits 寻址，最高速率 400Kb/s
  - 一组 CIR，支持红外输入和红外输出
  - 六组 GPIO 总共 76 个 IO，支持每个 IO 独立配置：
    - 可选无上下拉/上拉 33K $\Omega$ /下拉 33K $\Omega$
    - 输出驱动八个档位可调
    - 支持二级去抖和中断
    - 支持位操作
- 计数器
  - GTC 通用计时器
    - 支持 52 位计时器，提供系统心跳时钟，计时周期大于 35 年
    - 支持调试模式下可配置为暂停计时或继续计时

- WDOG 看门狗
  - 支持中断和复位，超时时间 1 毫秒~37 小时可配置
  - 支持调试模式下可配置为暂停计时或继续计时
  - 支持硬件写保护机制
- RTC 实时时钟
  - 以秒为单位，100 年时间跨度，支持硬件闹钟设置
  - 外挂 32.768KHz 晶体，支持数字校准，范围  $\pm 975\text{ppm}$
  - 独立备用供电输入引脚，内置电源切换开关
  - 128 bits 寄存器用于系统数据备份，如掉电重点保护数据
  - RTC 模块典型工作电流 3.3  $\mu\text{A}$
- PWM
  - 内置 16-bit PWM 计数器，支持四路计时器
  - 最大可支持八路独立 PWM 或四路互补 PWM
- 模拟
  - 内置 7 通道 12-bit PSADC，采样速率最高 1MSPS
  - 集成 RTP 电阻触摸屏接口
- 时钟和电源
  - CMU 内置五个 PLL：
    - PLL\_INT0 用于 CPU 单独使用
    - PLL\_INT1 用于总线，内部模块，及低速接口模块使用
    - PLL\_FRA0 用于存储接口模块使用，支持展频
    - PLL\_FRA1 用于音频接口模块使用，支持小数分频
    - PLL\_FRA2 用于屏输出模块使用，支持展频
  - SYSCFG 内置三个 LDO：
    - LDO30 (3.0V 100mA)，用于系统复位启动、Audio ADC 供电
    - LDO25 (2.5V 50mA)，用于 DDR 模拟电路、eFuse 供电
    - LDO1x (1.8/1.5V 500mA)，可配置输出
  - 内置 THS 温度传感器，支持高低温中断报警



### 3. 产品信息

表 1 产品型号信息

型号	特性	封装	温度 (Tj)
D215BBV	64MB DDR2	QFN88, 10x10mm, 0.4mm 间距	-20 至 +105℃
D215DBV	64MB DDR2	QFN100, 12x12mm, 0.4mm 间距	-20 至 +105℃

表 2 产品规格对比

项目	D215BBV	D215DBV
内核	C906 600MHz @ 1.2V	C906 600MHz @ 1.2V
安全	支持	支持
RGB	x 1	x 1
LVDS	x 2	x 2
MIPI DSI	x 1	x 1
RTP	x 1	x 1
DVP	x 1	x 1
RTC	x 1	x 1
eMMC 4.41	x 1	x 1
SD 3.01	x 1	x 1
SDIO 3.0	-	x 1
AMIC	x 1	x 1
DMIC	x 1 (2 ch)	x 1 (2 ch)
DSPK	x 2	x 2
I2S	x 1	x 1
CIR	x 1	x 1
SPI	x 2	x 2
QSPI	x 2	x 2
UART	x 4	x 4
I2C	x 4	x 4
USB2.0	x 1	x 2
PWM	x 4 (8 ch)	x 4 (8 ch)
PSADC	x 1 (7 ch)	x 1 (7 ch)

## 4. 电气特性

### 4.1. 运行条件

#### 4.1.1. 最大极限值

符号	描述	最小值	最大值	单位
Tstg	储存温度	-40	125	°C
VCC33_I00	GPIOA/GPIOB/GPIOE 电源	-0.3	3.6	V
VCC33_I01	GPIOC/GPIOD/GPIOF 电源	-0.3	3.6	V
RTC_VCOIN	RTC 电源	-0.3	3.6	V
VCC_DRAM	DRAM 电源	-0.3	1.85	V
VDD_SYS	内核及系统电源	-0.3	1.32	V
Iio	IO 输入输出电流	-55	60	mA

#### 4.1.2. 建议运行条件

符号	描述	最小值	典型值	最大值	单位
Tj	结温	-20		105	°C
Ta	环境温度	-20		85	°C
VCC33_I00	GPIOA/GPIOB/GPIOE 电源	3.0	3.3	3.6	V
VCC33_I01	GPIOC/GPIOD/GPIOF 电源	3.0	3.3	3.6	V
RTC_VCOIN	RTC 电源	2.7	3.0	VCC33_I01	V
VCC_DRAM	DRAM 电源	1.35	1.8	1.85	V
VDD_SYS	内核及系统电源	0.9	1.2	1.32	V

### 4.2. RTC 供电

RTC 供电来源于 VCC33\_I01 和 VCOIN，内部电路自动检测 VCC33\_I01 和 VCOIN 电压，并采用电压高的那一路供电。

- 开机下：VCC33\_I01 为 3.3V，VCOIN 接纽扣电池典型为 3.0V，则采用 VCC33\_I01 供电
- 关机下：VCC33\_I01 未供电，VCOIN 接纽扣电池典型为 3.0V，则采用 VCOIN 供电，典型工作电流为 3.3uA

### 4.3. 上下电时序及复位

#### 4.3.1. 上下电时序

VCC33\_IO、VCC\_DRAM 和 VDD\_SYS 无上下电时序要求。

## 4.3.2. 复位源

芯片系统有以下复位源，任何一种复位条件成立，会对芯片产生复位：

- 系统上电复位：在 VCC33\_I00 和 VDD\_SYS 上电后产生复位，上电 10ms 内系统自动放开此复位
- RTC 上电复位：在 RTC 上电后（供电来源 VCC33\_I01 和 VCOIN）自动完成复位
- 外部引脚复位：引脚 RESETN 输入低电平并持续 2ms 以上产生复位
- 调试器复位：在接收到 JTAG IO 上的 RESET 命令后立即产生复位
- 看门狗复位：通过软件使能后，在 WDOG 超时复位条件满足下立即产生复位

## 4.4. 内置LDO 电气特性

### 4.4.1. LDO30

内置 LDO30(VCC30\_ANA)，用于系统模拟/PSADC/ Audio ADC 供电，LDO30 也用作 PSADC 的参考电压，其电气特性描述如下：

符号	描述	最小值	典型值	最大值	单位
V <sub>o</sub>	输出电压	2.95	3.00	3.05	V
I <sub>o</sub>	输出电流	-	-	100	mA
C <sub>o</sub>	外部去耦电容	-	1	-	uF

### 4.4.2. LDO25

内置 LDO25，用于 DRAM 控制器和 eFuse 供电，其电气特性描述如下：

符号	描述	最小值	典型值	最大值	单位
V <sub>o</sub>	输出电压	2.45	-	2.55	V
I <sub>o</sub>	输出电流	-	-	50	mA
C <sub>o</sub>	外部去耦电容	-	1	-	uF

### 4.4.3. LDO1x

内置LDO1x，电压可配置，其电气特性描述如下

符号	描述	最小值	典型值	最大值	单位
V <sub>o</sub>	输出电压	1.35	-	1.85	V
I <sub>o</sub>	输出电流	-	-	500	mA
C <sub>o</sub>	外部去耦电容	-	1	-	uF

## 4.5. 时钟

### 4.5.1. 外部时钟源

- 32.768kHz 时钟用于低频及RTC。

- 24.000MHz 时钟用于产生主时钟。

符号	描述	最小值	典型值	最大值	单位
OSC_24M	PLL 时钟源	-	24	-	MHz
OSC_32K	RTC 时钟源	-	32768	-	Hz

## 4.6. IO 电气特性

### 4.6.1. IO DC 特性

符号	描述	最小值	典型值	最大值	单位
VIH	高电平输入电压	$0.7 \cdot V_{CC33\_IO}$	-	$V_{CC33\_IO} + 0.3$	V
VIL	低电平输入电压	-0.3	-	$0.3 \cdot V_{CC33\_IO}$	V
RPU	上拉电阻	-	33	-	K $\Omega$
RPD	下拉电阻	-	33	-	K $\Omega$
IIH	高电平输入电流	-	-	10	$\mu$ A
IIL	低电平输入电流	-	-	10	$\mu$ A
VOH	高电平输出电压	$V_{CC33\_IO} - 0.3$	-	$V_{CC33\_IO}$	V
VOL	低电平输出电压	0	-	0.3	V
IOH	高电平驱动能力	8	-	60	mA
IOL	低电平驱动能力	8	-	55	mA
IOZ	三态输出漏电流	-10	-	10	$\mu$ A
CIN	输入电容	-	-	5	pF
COUT	输出电容	-	-	5	pF

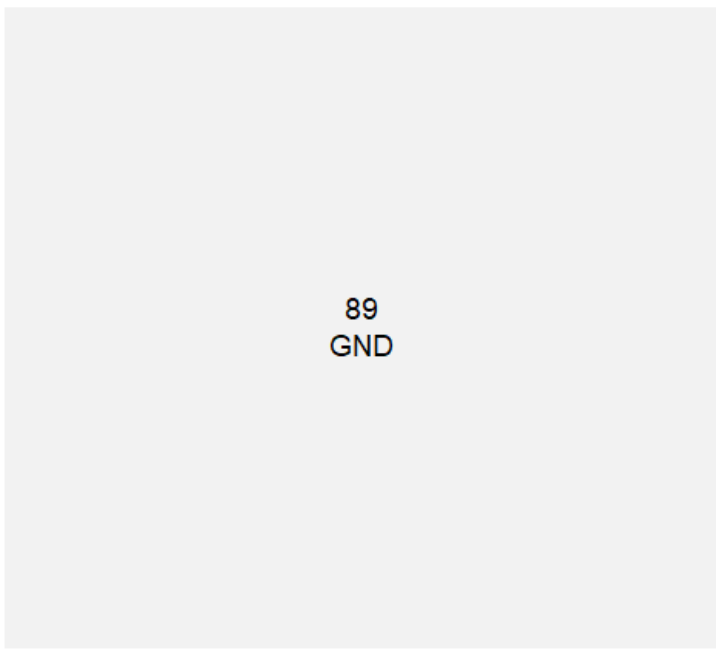
### 4.6.2. IO AC 特性

符号	描述	测试条件	最小值	典型值	最大值	单位
fmax	最大频率	负载 6pF	-	-	150	MHz
tr	上升时间	VOL 到 VOH 时间	-	-	1.6	ns
tf	下降时间	VOH 到 VOL 时间	-	-	1.6	ns

## 5. 封装信息

### 5.1. 引脚分布

#### 5.1.1. D215BB QFN88

	PE11	PE10	PE9	PE8	PE7	PE6	PE5	PE4	VCC33_IO0	PE3	PE2	PE1	PE0	VDD11_SYS	PB5	PB4	PB3	PB2	PB1	PB0	VCC_DRAM	VCC_DRAM	
	66	65	64	63	62	61	60	59	58	57	56	55	54	53	52	51	50	49	48	47	46	45	
PE14	67																					44	VDD11_SYS
PE15	68																					43	VCC_DRAM
PE16	69																					42	LDO25
PE17	70																					41	LDO1X
PE18	71																					40	VCC33_IO1
PE19	72																					39	PC6
VDD11_SYS	73																					38	PC5
VDD11_SYS	74																					37	PC4
RESETN	75																					36	PC3
PLL_XO	76																					35	PC2
PLL_XI	77																					34	PC1
USB0_DM	78																					33	PC0
USB0_DP	79																					32	PD6
VCC33_IO0	80																					31	PD7
VCC30_ANA	81																					30	PD8
PA0	82																					29	PD9
PA1	83																					28	PD10
PA7	84																					27	PD11
PA8	85																					26	PD12
PA9	86																					25	PD13
PA10	87	24	PD14																				
PA11	88	23	PD15																				
	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	
	RTC_IO	RTC_VCOIN	RTC_XO	RTC_XI	PF0	PF1	VCC33_IO1	PF14	PF15	PD27	PD26	PD25	PD24	PD23	PD22	PD21	PD20	PD19	PD18	VDD11_SYS	PD17	PD16	

LLLLLB: 其中 LLLLL 表示批号, B 固定不变

A XXX: 其中 XXX 表示 Date Code, A 固定不变



## 5.2. 引脚属性

- [1]: 芯片封装引脚序号。
- [2]: 芯片封装引脚名称。
- [3]: 类型, 指示信号方向。
  - I —— 输入;
  - O —— 输出;
  - I/O —— 输入/输出;
  - OD —— 开漏;
  - A —— 模拟;
  - AI —— 模拟输入;
  - AO —— 模拟输出;
  - P —— 电源;
  - G —— 地;
- [4]: 引脚复位状态, PU 指上拉, PD 指下拉, Z 指高阻态。
- [5]: PU/PD 表示内部存在上下拉电阻, 且上下拉电阻可通过软件开启或关闭。
- [6]: 默认驱动能力大小。GPIO 默认驱动能力20mA, 最大50mA。
- [7]: 电源供电。

### 5.2.1. D215BB QFN88

引脚[1]	名称[2]	类型[3]	复位状态[4]	上下拉[5]	默认驱动(mA)[6]	供电[7]
GPIO A						
82	PA0	I/O	Z	PU/PD	20	VCC33_I00
83	PA1	I/O	Z	PU/PD	20	VCC33_I00
84	PA7	I/O	Z	PU/PD	20	VCC33_I00
85	PA8	I/O	PU	PU/PD	20	VCC33_I00
86	PA9	I/O	PU	PU/PD	20	VCC33_I00
87	PA10	I/O	PU	PU/PD	20	VCC33_I00
88	PA11	I/O	PU	PU/PD	20	VCC33_I00
GPIO B						
47	PB0	I/O	Z	PU/PD	20	VCC33_I00
48	PB1	I/O	Z	PU/PD	20	VCC33_I00
49	PB2	I/O	Z	PU/PD	20	VCC33_I00
50	PB3	I/O	Z	PU/PD	20	VCC33_I00
51	PB4	I/O	Z	PU/PD	20	VCC33_I00
52	PB5	I/O	Z	PU/PD	20	VCC33_I00
GPIO C						
33	PC0	I/O	Z	PU/PD	20	VCC33_I01
34	PC1	I/O	Z	PU/PD	20	VCC33_I01
35	PC2	I/O	Z	PU/PD	20	VCC33_I01
36	PC3	I/O	Z	PU/PD	20	VCC33_I01
37	PC4	I/O	Z	PU/PD	20	VCC33_I01
38	PC5	I/O	Z	PU/PD	20	VCC33_I01

39	PC6	I/O	Z	PU/PD	20	VCC33_I01
GPIO D						
32	PD6	I/O	Z	PU/PD	20	VCC33_I01
31	PD7	I/O	Z	PU/PD	20	VCC33_I01
30	PD8	I/O	Z	PU/PD	20	VCC33_I01
29	PD9	I/O	Z	PU/PD	20	VCC33_I01
28	PD10	I/O	Z	PU/PD	20	VCC33_I01
27	PD11	I/O	Z	PU/PD	20	VCC33_I01
26	PD12	I/O	Z	PU/PD	20	VCC33_I01
25	PD13	I/O	Z	PU/PD	20	VCC33_I01
24	PD14	I/O	Z	PU/PD	20	VCC33_I01
23	PD15	I/O	Z	PU/PD	20	VCC33_I01
22	PD16	I/O	Z	PU/PD	20	VCC33_I01
21	PD17	I/O	Z	PU/PD	20	VCC33_I01
19	PD18	I/O	Z	PU/PD	20	VCC33_I01
18	PD19	I/O	Z	PU/PD	20	VCC33_I01
17	PD20	I/O	Z	PU/PD	20	VCC33_I01
16	PD21	I/O	Z	PU/PD	20	VCC33_I01
15	PD22	I/O	Z	PU/PD	20	VCC33_I01
14	PD23	I/O	Z	PU/PD	20	VCC33_I01
13	PD24	I/O	Z	PU/PD	20	VCC33_I01
12	PD25	I/O	Z	PU/PD	20	VCC33_I01
11	PD26	I/O	Z	PU/PD	20	VCC33_I01
10	PD27	I/O	Z	PU/PD	20	VCC33_I01
GPIO E						
54	PE0	I/O	Z	PU/PD	20	VCC33_I00
55	PE1	I/O	Z	PU/PD	20	VCC33_I00
56	PE2	I/O	Z	PU/PD	20	VCC33_I00
57	PE3	I/O	Z	PU/PD	20	VCC33_I00
59	PE4	I/O	Z	PU/PD	20	VCC33_I00
60	PE5	I/O	Z	PU/PD	20	VCC33_I00
61	PE6	I/O	Z	PU/PD	20	VCC33_I00
62	PE7	I/O	Z	PU/PD	20	VCC33_I00
63	PE8	I/O	Z	PU/PD	20	VCC33_I00
64	PE9	I/O	Z	PU/PD	20	VCC33_I00
65	PE10	I/O	Z	PU/PD	20	VCC33_I00
66	PE11	I/O	Z	PU/PD	20	VCC33_I00
67	PE14	I/O	Z	PU/PD	20	VCC33_I00
68	PE15	I/O	Z	PU/PD	20	VCC33_I00
69	PE16	I/O	Z	PU/PD	20	VCC33_I00
70	PE17	I/O	Z	PU/PD	20	VCC33_I00
71	PE18	I/O	Z	PU/PD	20	VCC33_I00
72	PE19	I/O	Z	PU/PD	20	VCC33_I00
GPIO F						
5	PF0	I/O	Z	PU/PD	20	VCC33_I01
6	PF1	I/O	Z	PU/PD	20	VCC33_I01
8	PF14	I/O	Z	PU/PD	20	VCC33_I01
9	PF15	I/O	Z	PU/PD	20	VCC33_I01



RTC						
1	RTC_IO	OD	-	-	-	-
2	RTC_VCOIN	P	-	-	-	-
3	RTC_XO	O	-	-	-	-
4	RTC_XI	I	-	-	-	-
PLL						
75	RESET	I	-	-	-	-
76	PLL_XO	O	-	-	-	-
77	PLL_XI	I	-	-	-	-
USB						
78	USB0_DM	A	-	-	-	-
79	USB0_DP	A				
Power						
58,80	VCC33_I00	P	-	-	-	-
7,40	VCC33_I01	P	-	-	-	-
81	VCC30_ANA	P	-	-	-	-
42	LDO25	P	-	-	-	-
41	LDO1X	P	-	-	-	-
43,45,46	VCC_DRAM	P	-	-	-	-
20,44,53,73,74	VDD_SYS	P	-	-	-	-
89	GND	P	-	-	-	-

### 5.2.2. D215DB QFN100

引脚[1]	名称[2]	类型[3]	复位状态[4]	上下拉[5]	默认驱动(mA)[6]	供电[7]
GPIO A						
67	PA0	I/O	Z	PU/PD	20	VCC33_I00
68	PA1	I/O	Z	PU/PD	20	VCC33_I00
69	PA7	I/O	Z	PU/PD	20	VCC33_I00
70	PA8	I/O	PU	PU/PD	20	VCC33_I00
71	PA9	I/O	PU	PU/PD	20	VCC33_I00
72	PA10	I/O	PU	PU/PD	21	VCC33_I00
73	PA11	I/O	PU	PU/PD	20	VCC33_I00
GPIO B						
30	PB0	I/O	Z	PU/PD	20	VCC33_I00
31	PB1	I/O	Z	PU/PD	20	VCC33_I00
32	PB2	I/O	Z	PU/PD	20	VCC33_I00
33	PB3	I/O	Z	PU/PD	20	VCC33_I00
34	PB4	I/O	Z	PU/PD	20	VCC33_I00
35	PB5	I/O	Z	PU/PD	20	VCC33_I00
GPIO C						
14	PC0	I/O	Z	PU/PD	20	VCC33_I01
15	PC1	I/O	Z	PU/PD	20	VCC33_I01
16	PC2	I/O	Z	PU/PD	20	VCC33_I01
17	PC3	I/O	Z	PU/PD	20	VCC33_I01
18	PC4	I/O	Z	PU/PD	20	VCC33_I01
19	PC5	I/O	Z	PU/PD	20	VCC33_I01
20	PC6	I/O	Z	PU/PD	20	VCC33_I01

GPIO D						
13	PD6	I/O	Z	PU/PD	20	VCC33_I01
12	PD7	I/O	Z	PU/PD	20	VCC33_I01
11	PD8	I/O	Z	PU/PD	20	VCC33_I01
10	PD9	I/O	Z	PU/PD	20	VCC33_I01
9	PD10	I/O	Z	PU/PD	20	VCC33_I01
8	PD11	I/O	Z	PU/PD	20	VCC33_I01
7	PD12	I/O	Z	PU/PD	20	VCC33_I01
6	PD13	I/O	Z	PU/PD	20	VCC33_I01
5	PD14	I/O	Z	PU/PD	20	VCC33_I01
4	PD15	I/O	Z	PU/PD	20	VCC33_I01
3	PD16	I/O	Z	PU/PD	20	VCC33_I01
2	PD17	I/O	Z	PU/PD	20	VCC33_I01
100	PD18	I/O	Z	PU/PD	20	VCC33_I01
99	PD19	I/O	Z	PU/PD	20	VCC33_I01
98	PD20	I/O	Z	PU/PD	20	VCC33_I01
97	PD21	I/O	Z	PU/PD	20	VCC33_I01
96	PD22	I/O	Z	PU/PD	20	VCC33_I01
95	PD23	I/O	Z	PU/PD	20	VCC33_I01
94	PD24	I/O	Z	PU/PD	20	VCC33_I01
93	PD25	I/O	Z	PU/PD	20	VCC33_I01
92	PD26	I/O	Z	PU/PD	20	VCC33_I01
91	PD27	I/O	Z	PU/PD	20	VCC33_I01
GPIO E						
37	PE0	I/O	Z	PU/PD	20	VCC33_I00
38	PE1	I/O	Z	PU/PD	20	VCC33_I00
39	PE2	I/O	Z	PU/PD	20	VCC33_I00
40	PE3	I/O	Z	PU/PD	20	VCC33_I00
42	PE4	I/O	Z	PU/PD	20	VCC33_I00
43	PE5	I/O	Z	PU/PD	20	VCC33_I00
44	PE6	I/O	Z	PU/PD	20	VCC33_I00
45	PE7	I/O	Z	PU/PD	20	VCC33_I00
46	PE8	I/O	Z	PU/PD	20	VCC33_I00
47	PE9	I/O	Z	PU/PD	20	VCC33_I00
48	PE10	I/O	Z	PU/PD	20	VCC33_I00
49	PE11	I/O	Z	PU/PD	20	VCC33_I00
50	PE14	I/O	Z	PU/PD	20	VCC33_I00
51	PE15	I/O	Z	PU/PD	20	VCC33_I00
52	PE16	I/O	Z	PU/PD	20	VCC33_I00
53	PE17	I/O	Z	PU/PD	20	VCC33_I00
54	PE18	I/O	Z	PU/PD	20	VCC33_I00
55	PE19	I/O	Z	PU/PD	20	VCC33_I00
GPIO F						
78	PF0	I/O	Z	PU/PD	20	VCC33_I01
79	PF1	I/O	Z	PU/PD	20	VCC33_I01
80	PF2	I/O	Z	PU/PD	20	VCC33_I01
81	PF3	I/O	Z	PU/PD	20	VCC33_I01
82	PF4	I/O	Z	PU/PD	20	VCC33_I01

83	PF5	I/O	Z	PU/PD	20	VCC33_I01
84	PF6	I/O	Z	PU/PD	20	VCC33_I01
85	PF7	I/O	Z	PU/PD	20	VCC33_I01
86	PF8	I/O	Z	PU/PD	20	VCC33_I01
87	PF9	I/O	Z	PU/PD	20	VCC33_I01
89	PF14	I/O	Z	PU/PD	20	VCC33_I01
90	PF15	I/O	Z	PU/PD	20	VCC33_I01
RTC						
74	RTC_IO	OD	-	-	-	-
75	RTC_VCOIN	P	-	-	-	-
76	RTC_XO	O	-	-	-	-
77	RTC_XI	I	-	-	-	-
PLL						
58	RESET	I	-	-	-	-
59	PLL_XO	O	-	-	-	-
60	PLL_XI	I	-	-	-	-
USB						
61	USB0_DM	A	-	-	-	-
62	USB0_DP	A	-	-	-	-
63	USB1_DM	A	-	-	-	-
64	USB1_DP	A	-	-	-	-
Power						
41,65	VCC33_I00	P	-	-	-	-
21,88	VCC33_I01	P	-	-	-	-
66	VCC30_ANA	P	-	-	-	-
23	LDO25	P	-	-	-	-
22	LDO1X	P	-	-	-	-
24,26,27,29	VCC_DRAM	P	-	-	-	-
1,25,28,36,56,57	VDD_SYS	P	-	-	-	-
101	GND	P	-	-	-	-

## 5.3. 引脚复用

### 5.3.1. D215BB QFN88 封装引脚说明

表 3.4 D215BB(Sip DDR2) QFN88 封装引脚说明

引脚	定义	类型	功能	备注说明
RTC				
1	RTC_IO	OD	RTC 唤醒 32K 时钟输出	OD 输出，外部需上拉电阻，上拉电压不能超过 5V
2	RTC_VCOIN	POWER	-	不考虑掉电保持可悬空，内部有二极管从 3.3V 取电，外挂供电需接 RC 延迟上电 (10 K $\Omega$ /0.1 $\mu$ F)。
3	RTC_XO	OUTPUT	-	接 32.768kHz 无源晶振，若不使用 RTC 功能可悬空
4	RTC_XI	INPUT	-	接 32.768kHz 无源晶振，若不使用 RTC 功能可悬空
SYS				
75	RESETN	INPUT	系统复位	内置约 30Kohm 上拉电阻和去抖滤波，不使用可直接悬空，若外挂电容建议不超过 4.7 $\mu$ F
76	PLL_XO	OUTPUT	-	接 24MHz 无源晶振
77	PLL_XI	INPUT	-	接 24MHz 无源晶振
POWER				
58,80	VCC33_IO0	POWER	芯片 IO 电压	3.3V 供电
7,40	VCC33_IO1	POWER	芯片 IO 电压	3.3V 供电
81	VCC30_ANA	POWER	内置 LDO 输出	内部模拟模块使用，外部接 1 $\mu$ F 旁路电容
42	LDO25	POWER	内置 LDO 输出	内部模块使用，外部接 1 $\mu$ F 旁路电容
41	LDO1x	POWER	内置 LDO 输出	可配置，外部接 1 $\mu$ F 电容，若使用需做好芯片散热
43,45,46	VCC_DRAM	POWER	DRAM 电压	DDR2 1.8V 供电
20,44,53,73,74	VDD_SYS	POWER	芯片 Core 电压	1.2V 供电@600Mhz, 1.1V 供电@504Mhz
89	GND	POWER	-	GND 铜皮全连接，需多加过孔散热

表 3.5 D215BB(Sip DDR2) QFN88 封装功能复用表

引脚	功能 1	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
GPIO A								
82	PA0		PSADC0	I2C0_SCL	UART0_TX	AMIC_IN	IR_TX	
83	PA1		PSADC1	I2C0_SDA	UART0_RX	AMIC_BIAS	IR_RX	
84	PA7		PSADC7	I2C1_SDA	UART1_CTS			
85	PA8	RTP_XP	PSADC8	I2C2_SCL	UART2_TX	JTAG_DO		
86	PA9	RTP_YP	PSADC9	I2C2_SDA	UART2_RX	JTAG_DI		
87	PA10	RTP_XN	PSADC10	I2C3_SCL	UART2_RTS	JTAG_MS		
88	PA11	RTP_YN	PSADC11	I2C3_SDA	UART2_CTS	JTAG_CK		
GPIO B								
47	PB0	SDC0_CMD	SPIO_HOLD	I2C1_SCL				
48	PB1	SDC0_CLK	SPIO_WP	I2C1_SDA				
49	PB2	SDC0_D3	SPIO_CS					
50	PB3	SDC0_D0	SPIO_MISO					
51	PB4	SDC0_D1	SPIO_MOSI					
52	PB5	SDC0_D2	SPIO_CLK					
GPIO C								

33	PC0	SDC1_D1	LCD_D5	SPI2_CLK	UART1_TX	JTAG_MS	PWM0_A	
34	PC1	SDC1_D0	LCD_D4	SPI2_CS	UART1_RX	JTAG_DI	PWM0_B	
35	PC2	SDC1_CLK	LCD_D3	SPI2_MOSI	UART1_RTS	UART0_TX	PWM1_A	
36	PC3	SDC1_CMD	LCD_D2	SPI2_MISO	UART2_TX	JTAG_DO	PWM1_B	
37	PC4	SDC1_D3	LCD_D1		UART2_RX	UART0_RX	PWM2_A	
38	PC5	SDC1_D2	LCD_D0	UART2_RTS	UART3_TX	JTAG_CK	PWM2_B	
39	PC6	SDC1_DET	CLK_OUT0	DE_TE	UART3_RX		PWM3_A	
<b>GPIO D</b>								
32	PD6	LCD_D6	SPI3_MISO	I2C0_SCL	UART1_TX			
31	PD7	LCD_D7	SPI2_MISO	I2C0_SDA	UART1_RX			
30	PD8	LCD_D8	LVDS1_D0N	SPI1_HOLD	UART2_TX			
29	PD9	LCD_D9	LVDS1_D0P	SPI1_WP	UART2_RX			
28	PD10	LCD_D10	LVDS1_D1N	SPI1_CS	UART3_TX			
27	PD11	LCD_D11	LVDS1_D1P	SPI1_MISO	UART3_RX			
26	PD12	LCD_D12	LVDS1_D2N	SPI1_MOSI				
25	PD13	LCD_D13	LVDS1_D2P	SPI1_CLK				
24	PD14	LCD_D14	LVDS1_CKN	SPI3_CLK				
23	PD15	LCD_D15	LVDS1_CKP	SPI3_CS				
22	PD16	LCD_D16	LVDS1_D3N	SPI3_MOSI				
21	PD17	LCD_D17	LVDS1_D3P	SPI3_MISO				
19	PD18	LCD_D18	LVDS0_D0N	DSI_D0N	I2C1_SCL			
18	PD19	LCD_D19	LVDS0_D0P	DSI_D0P	I2C1_SDA			
17	PD20	LCD_D20	LVDS0_D1N	DSI_D1N				
16	PD21	LCD_D21	LVDS0_D1P	DSI_DIP		CLK_OUT0		
15	PD22	LCD_D22	LVDS0_D2N	DSI_CKN	I2C3_SCL			
14	PD23	LCD_D23	LVDS0_D2P	DSI_CKP	I2C3_SDA			
13	PD24	LCD_DCLK	LVDS0_CKN	DSI_D2N		SPI1_CLK		
12	PD25	LCD_HS	LVDS0_CKP	DSI_D2P		SPI1_CS		
11	PD26	LCD_VS	LVDS0_D3N	DSI_D3N	PWM3_A	SPI1_MOSI		
10	PD27	LCD_DE	LVDS0_D3P	DSI_D3P	PWM3_B	SPI1_MISO		RTC_32K
<b>GPIO E</b>								
54	PE0		DVP_D0	I2C0_SCL				PWM0_A
55	PE1		DVP_D1	I2C0_SDA				PWM0_B
56	PE2		DVP_D2					PWM1_A
57	PE3		DVP_D3					PWM1_B
59	PE4		DVP_D4					PWM2_A
60	PE5		DVP_D5					PWM2_B
61	PE6	DSPK0	DVP_D6					
62	PE7	DSPK1	DVP_D7					
63	PE8	I2S0_MCLK	DVP_CK					
64	PE9	I2S0_BCLK	DVP_HS					
65	PE10	I2S0_LRCK	DVP_VS	DSPK0		CLK_OUT2		
66	PE11	I2S0_DOUT	I2S0_DIN	DSPK1	CLK_OUT1			
67	PE14		SPI3_MOSI		UART3_TX			
68	PE15		SPI3_MISO		UART3_RX			
69	PE16		SPI0_CLK		I2C3_SCL			
70	PE17		SPI0_CS		I2C3_SDA			
71	PE18		SPI0_MOSI		PWM3_A			

72	PE19		SPIO_MISO		PWM3_B			
GPIO F								
5	PF0		SPI2_CLK					
6	PF1		SPI2_CS					
8	PF14		DSPK0	DMIC_D0				
9	PF15	DE_TE	DSPK1	DMIC_CLK				
USB0								
78	PU0	USB0_DM		UART0_RX	UART1_RX			
79	PU1	USB0_DP		UART0_TX	UART1_TX			

ArtInChip

### 5.3.2. D215DB QFN100 封装引脚说明

表 3.4 D215DB(Sip DDR2) QFN100 封装引脚说明

引脚	定义	类型	功能	备注说明
RTC				
74	RTC_IO	OD	RTC 唤醒 32K 时钟输出	OD 输出，外部需上拉电阻，上拉电压不能超过 5V
75	RTC_VCOIN	POWER	-	不考虑掉电保持可悬空，内部有二极管从 3.3V 取电，外挂供电需接 RC 延迟上电 (10 KΩ/0.1 uF)。
76	RTC_XO	OUTPUT	-	接 32.768kHz 无源晶振，若不使用 RTC 功能可悬空
77	RTC_XI	INPUT	-	接 32.768kHz 无源晶振，若不使用 RTC 功能可悬空
SYS				
58	RESETN	INPUT	系统复位	内置约 30Kohm 上拉电阻和去抖滤波，不使用可直接悬空，若外挂电容建议不超过 4.7uF
59	PLL_XO	OUTPUT	-	接 24MHz 无源晶振
60	PLL_XI	INPUT	-	接 24MHz 无源晶振
POWER				
41,65	VCC33_IO0	POWER	芯片 IO 电压	3.3V 供电
21,88	VCC33_IO1	POWER	芯片 IO 电压	3.3V 供电
66	VCC30_ANA	POWER	内置 LDO 输出	内部模拟模块使用，外部接 1uF 旁路电容
23	LDO25	POWER	内置 LDO 输出	内部模块使用，外部接 1uF 旁路电容
22	LDO1x	POWER	内置 LDO 输出	可配置，外部接 1uF 电容，若使用需做好芯片散热
24,26,27,29	VCC_DRAM	POWER	DRAM 电压	DDR2 1.8V 供电
1,25,28,36,56,57	VDD_SYS	POWER	芯片 Core 电压	1.2V 供电@600Mhz, 1.1V 供电@504Mhz
101	GND	POWER	-	GND 铜皮全连接，需多加过孔散热

表 3.5 D215DB(Sip DDR2) QFN100 封装功能复用表

引脚	功能 1	功能 2	功能 3	功能 4	功能 5	功能 6	功能 7	功能 8
GPIO A								
67	PA0		PSADC0	I2C0_SCL	UART0_TX	AMIC_IN	IR_TX	
68	PA1		PSADC1	I2C0_SDA	UART0_RX	AMIC_BIAS	IR_RX	
69	PA7		PSADC7	I2C1_SDA	UART1_CTS			
70	PA8	RTP_XP	PSADC8	I2C2_SCL	UART2_TX	JTAG_DO		
71	PA9	RTP_YP	PSADC9	I2C2_SDA	UART2_RX	JTAG_DI		
72	PA10	RTP_XN	PSADC10	I2C3_SCL	UART2_RTS	JTAG_MS		
73	PA11	RTP_YN	PSADC11	I2C3_SDA	UART2_CTS	JTAG_CK		
GPIO B								
30	PB0	SDC0_CMD	SPI0_HOLD	I2C1_SCL				
31	PB1	SDC0_CLK	SPI0_WP	I2C1_SDA				
32	PB2	SDC0_D3	SPI0_CS					
33	PB3	SDC0_D0	SPI0_MISO					
34	PB4	SDC0_D1	SPI0_MOSI					
35	PB5	SDC0_D2	SPI0_CLK					
GPIO C								
14	PC0	SDC1_D1	LCD_D5	SPI2_CLK	UART1_TX	JTAG_MS	PWM0_A	
15	PC1	SDC1_D0	LCD_D4	SPI2_CS	UART1_RX	JTAG_DI	PWM0_B	
16	PC2	SDC1_CLK	LCD_D3	SPI2_MOSI	UART1_RTS	UART0_TX	PWM1_A	

17	PC3	SDC1_CMD	LCD_D2	SPI2_MISO	UART2_TX	JTAG_DO	PWM1_B	
18	PC4	SDC1_D3	LCD_D1		UART2_RX	UART0_RX	PWM2_A	
19	PC5	SDC1_D2	LCD_D0	UART2_RTS	UART3_TX	JTAG_CK	PWM2_B	
20	PC6	SDC1_DET	CLK_OUT0	DE_TE	UART3_RX		PWM3_A	
GPIO D								
13	PD6	LCD_D6	SPI3_MISO	I2C0_SCL	UART1_TX			
12	PD7	LCD_D7	SPI2_MISO	I2C0_SDA	UART1_RX			
11	PD8	LCD_D8	LVDS1_D0N	SPI1_HOLD	UART2_TX			
10	PD9	LCD_D9	LVDS1_D0P	SPI1_WP	UART2_RX			
9	PD10	LCD_D10	LVDS1_D1N	SPI1_CS	UART3_TX			
8	PD11	LCD_D11	LVDS1_D1P	SPI1_MISO	UART3_RX			
7	PD12	LCD_D12	LVDS1_D2N	SPI1_MOSI				
6	PD13	LCD_D13	LVDS1_D2P	SPI1_CLK				
5	PD14	LCD_D14	LVDS1_CKN	SPI3_CLK				
4	PD15	LCD_D15	LVDS1_CKP	SPI3_CS				
3	PD16	LCD_D16	LVDS1_D3N	SPI3_MOSI				
2	PD17	LCD_D17	LVDS1_D3P	SPI3_MISO				
100	PD18	LCD_D18	LVDS0_D0N	DSI_D0N	I2C1_SCL			
99	PD19	LCD_D19	LVDS0_D0P	DSI_D0P	I2C1_SDA			
98	PD20	LCD_D20	LVDS0_D1N	DSI_D1N				
97	PD21	LCD_D21	LVDS0_D1P	DSI_D1P		CLK_OUT0		
96	PD22	LCD_D22	LVDS0_D2N	DSI_CKN	I2C3_SCL			
95	PD23	LCD_D23	LVDS0_D2P	DSI_CKP	I2C3_SDA			
94	PD24	LCD_DCLK	LVDS0_CKN	DSI_D2N		SPI1_CLK		
93	PD25	LCD_HS	LVDS0_CKP	DSI_D2P		SPI1_CS		
92	PD26	LCD_VS	LVDS0_D3N	DSI_D3N	PWM3_A	SPI1_MOSI		
91	PD27	LCD_DE	LVDS0_D3P	DSI_D3P	PWM3_B	SPI1_MISO		RTC_32K
GPIO E								
37	PE0		DVP_D0	I2C0_SCL				PWM0_A
38	PE1		DVP_D1	I2C0_SDA				PWM0_B
39	PE2		DVP_D2					PWM1_A
40	PE3		DVP_D3					PWM1_B
42	PE4		DVP_D4					PWM2_A
43	PE5		DVP_D5					PWM2_B
44	PE6	DSPK0	DVP_D6					
45	PE7	DSPK1	DVP_D7					
46	PE8	I2S0_MCLK	DVP_CK					
47	PE9	I2S0_BCLK	DVP_HS					
48	PE10	I2S0_LRCK	DVP_VS	DSPK0				
49	PE11	I2S0_DOUT	I2S0_DIN	DSPK1	CLK_OUT1			
50	PE14		SPI3_MOSI		UART3_TX			
51	PE15		SPI3_MISO		UART3_RX			
52	PE16		SPI0_CLK		I2C3_SCL			
53	PE17		SPI0_CS		I2C3_SDA			
54	PE18		SPI0_MOSI		PWM3_A			
55	PE19		SPI0_MISO		PWM3_B			
GPIO F								
78	PF0	SDC2_D1	SPI2_CLK					



79	PF1	SDC2_D0	SPI2_CS					
80	PF2	SDC2_CLK	SPI2_MOSI					
81	PF3	SDC2_CMD	SPI2_MISO					
82	PF4	SDC2_D3						
83	PF5	SDC2_D2						
84	PF6							
85	PF7							
86	PF8							
87	PF9							
89	PF14		DSPK0	DMIC_D0				
90	PF15	DE_TE	DSPK1	DMIC_CLK				
USB0								
61	PU0	USB0_DM		UART0_RX	UART1_RX			
62	PU1	USB0_DP		UART0_TX	UART1_TX			
63	PU2	USB1_DM		UART0_RX	UART2_RX			
64	PU3	USB1_DP		UART0_TX	UART2_TX			

## 5.4. 引脚描述

引脚/信号名称	描述	类型
SYSTEM		
RESET	复位引脚	I
PLL_XI	24MHz 晶振输入	AI
PLL_XO	24MHz 晶振输出	AO
RTC		
RTC_IO	RTC 唤醒输出	OD
RTC_VCOIN	RTC 纽扣电池供电	P
RTC_XO	32.768KHz 晶振输出	AO
RTC_XI	32.768KHz 晶振输入	AI
USB		
USB0_DM	USB0 数据信号负端	AI/O
USB0_DP	USB0 数据信号正端	AI/O
USB1_DM	USB1 数据信号负端	AI/O
USB1_DP	USB1 数据信号正端	AI/O
RTP		
RTP_XP	RTP X 方向正端	AI
RTP_YP	RTP Y 方向正端	AI
RTP_XN	RTP X 方向负端	AI
RTP_YN	RTP Y 方向负端	AI
ADC, x = 0,1,7~11		
PSADCx	模拟采样信号输入	AI
AMIC		
AMIC_IN	模拟麦克风信号输入	AI
AMIC_BIAS	模拟麦克风偏压输出	AO
CLK_OUT, x = 0~2		
CLK_OUTx	可配置时钟输出	O
PWM, x = 0~3		
PWMx_A	PWMx A 通道	O
PWMx_B	PWMx B 通道	O
SPI, x = 0~3		
SPIx_HOLD	SPIx 保持信号, 低电平有效	I/O
SPIx_WP	SPIx 写保护信号, 低电平有效	I/O
SPIx_CS	SPIx 片选信号, 低电平有效	I/O
SPIx_CLK	SPIx 时钟信号	I/O
SPIx_MOSI	SPIx 主机数据输出, 从机数据输入	I/O
SPIx_MISO	SPIx 主机数据输入, 从机数据输出	I/O
UART, x = 0~3		
UARTx_TX	UARTx 数据发送	O
UARTx_RX	UARTx 数据接收	I
UARTx_CTS	UARTx 发送允许	I
UARTx_RTS	UARTx 发送请求	O
I2C, x = 0~3		
I2Cx_SCL	I2Cx 串行时钟信号	I/O
I2Cx_SDA	I2Cx 串行数据信号	I/O

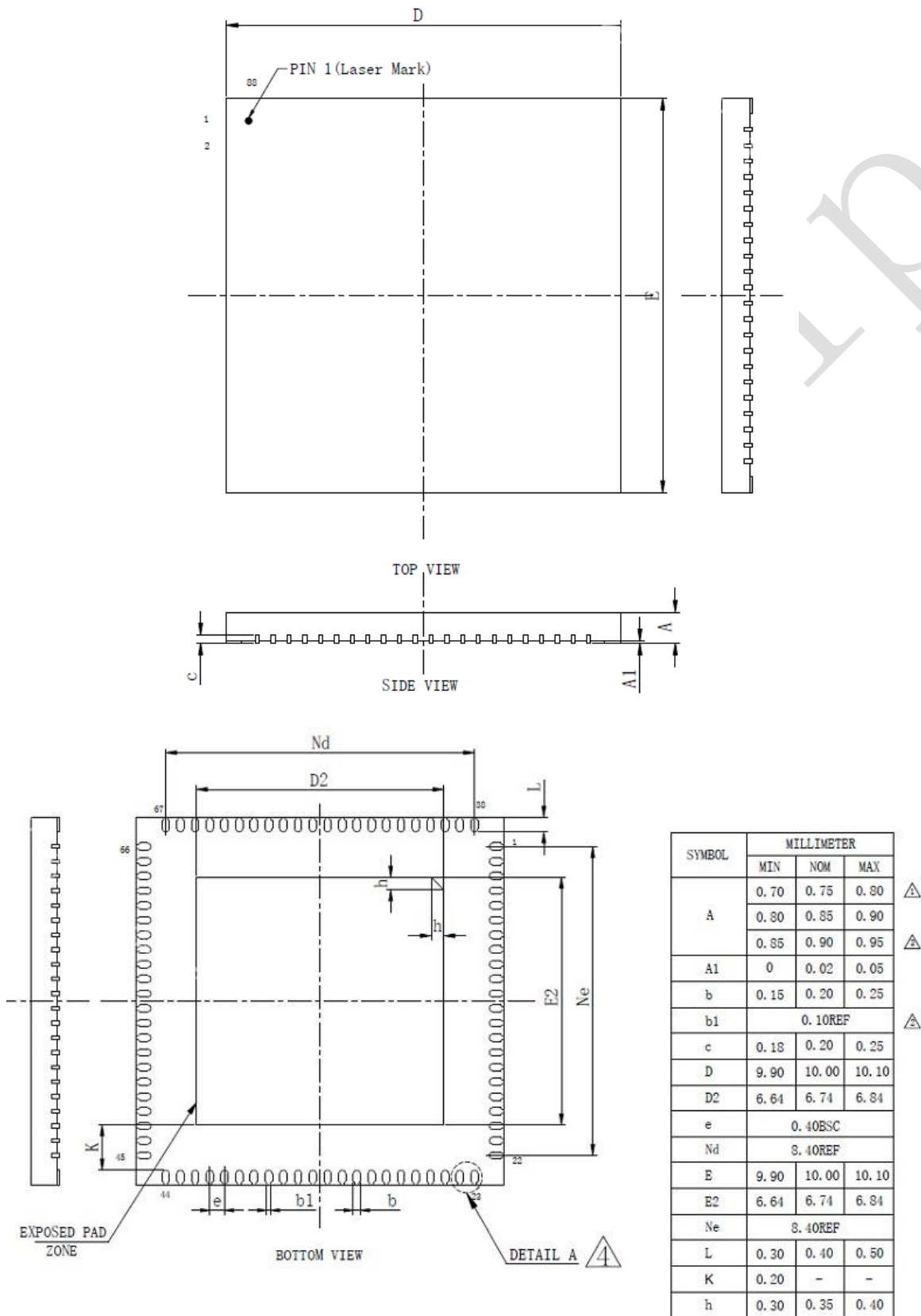
CIR		
IR_TX	红外数据发送	O
IR_RX	红外数据接收	I
I2S, x = 0		
I2Sx_MCLK	I2Sx 主时钟	O
I2Sx_LRCK	I2Sx 左/右时钟	I/O
I2Sx_BCLK	I2Sx 位时钟	I/O
I2Sx_DOUT	I2Sx 串行数据输出	O
I2Sx_DIN	I2Sx 串行数据输入	I
DSPK		
DSPK0	Speaker 信号输出通道 0	O
DSPK1	Speaker 信号输出通道 1	O
DMIC		
DMIC_CLK	PDM 数字麦克风时钟信号	O
DMIC_D0	PDM 数字麦克风数据信号	I/O
SDC, x = 0~2		
SDCx_CMD	SDC0 控制信号	I/O
SDCx_CLK	SDC0 时钟信号	O
SDCx_D[3:0]	SDC0 数据输入输出	I/O
LCD		
LCD_D[23:0]	LCD 数据输出	O
LCD_DCLK	LCD 时钟信号	O
LCD_HS	LCD 行场同步	O
LCD_VS	LCD 列场同步	O
LCD_DE	LCD 数据使能	O
LVDS, x = 0~1		
LVDSx_CKN	LVDSx 时钟负端	AO
LVDSx_CKP	LVDSx 时钟正端	AO
LVDSx_D0N	LVDSx 数据 0 负端	AO
LVDSx_D0P	LVDSx 数据 0 正端	AO
LVDSx_D1N	LVDSx 数据 1 负端	AO
LVDSx_D1P	LVDSx 数据 1 正端	AO
LVDSx_D2N	LVDSx 数据 2 负端	AO
LVDSx_D2P	LVDSx 数据 2 正端	AO
LVDSx_D3N	LVDSx 数据 3 负端	AO
LVDSx_D3P	LVDSx 数据 3 正端	AO
MIPI DSI		
DSI_CKN	MIPI DSI 时钟负端	AO
DSI_CKP	MIPI DSI 时钟正端	AO
DSI_D0N	MIPI DSI 数据 0 负端	AO
DSI_D0P	MIPI DSI 数据 0 正端	AO
DSI_D1N	MIPI DSI 数据 1 负端	AO
DSI_D1P	MIPI DSI 数据 1 正端	AO
DSI_D2N	MIPI DSI 数据 2 负端	AO
DSI_D2P	MIPI DSI 数据 2 正端	AO
DSI_D3N	MIPI DSI 数据 3 负端	AO
DSI_D3P	MIPI DSI 数据 3 正端	AO
DVP		

DVP_CK	DVP 像素时钟	I
DVP_HS	DVP 行场同步	I
DVP_VS	DVP 列场同步	I
DVP_D[7:0]	DVP 数据输入	I

ArtInChip

## 5.5. 封装尺寸

### 5.5.1. D215BB QFN88



### 5.5.2. D215DB QFN100

